

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-089477
 (43)Date of publication of application : 23.04.1987

(51)Int.CI.

H02M 3/28

(21)Application number : 60-226879

(71)Applicant : NIPPON TELEGR & TELEPH CORP

<NTT>
SHINDENGEN ELECTRIC MFG CO
LTD
SANKEN ELECTRIC CO LTD

(22)Date of filing : 14.10.1985

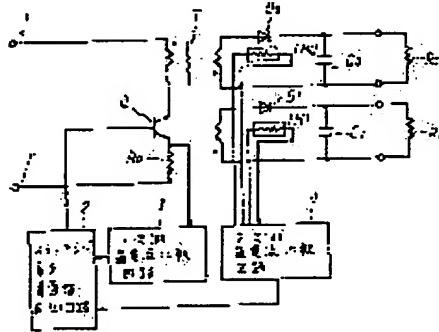
(72)Inventor : OGATA TSUTOMU
KOYASHIKI TORU
ICHIHARA SEIJI
SAWAHATA SATORU
YOSHIZAWA KINPEI
YOSHIKAWA TAKETOSHI

(54) OUTPUT OVERCURRENT SUPPRESSING CIRCUIT FOR MULTI-OUTPUT CONVERTER

(57)Abstract:

PURPOSE: To miniaturize a device and reduce a cost, by detecting the excess current quantity of the rectifier diodes of a multi-output converter, in terms of temperature rise, and by controlling the conducting width of a switching element with the detected signal.

CONSTITUTION: When the current of load resistances R1, R2 is increased, and voltage at the both ends of a resistance R0 for detecting current exceeds a reference level in a primary side excess current comparison circuit 3, then the conducting width of a switching element Q is suppressed by a switching element conducting width control circuit 2. Besides, when the temperature of diodes D0, D1 is detected by heat-sensitive resistors TH0, TH1, and any of the output exceeds a reference level in a secondary side excess current comparison circuit 4, then the conducting width of the switching element Q is suppressed by the switching element conducting width control circuit 2.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開昭62-89477

(43) 公開日 昭和62年(1987)4月23日

(51) Int. C1.⁵

H 0 2 M 3/28

識別記号

府内整理番号

F I

技術表示箇所

H 0 2 M 3/28

審査請求 未請求

(全4頁)

(21) 出願番号 特願昭60-226879

(22) 出願日 昭和60年(1985)10月14日

(71) 出願人 000000422

日本電信電話株式会社

東京都千代田区大手町2丁目3番1号

(71) 出願人 000000203

新電元工業株式会社

東京都千代田区大手町2丁目2番1号

(71) 出願人 999999999

サンケン電気株式会社

新座市北野3丁目6番3号

(72) 発明者 尾形 努

武藏野市緑町3丁目9番11号 日本電信電話

株式会社電子機構技術研究所内

(74) 代理人 並木 昭夫

最終頁に続く

(54) 【発明の名称】多出力コンバータの出力過電流抑制回路

(57) 【要約】本公報は電子出願前の出願データであるため要約のデータは記録されません。

【特許請求の範囲】

1) 複数の2次巻線を有する] · ランスと、該(·ランスの1次巻線に入力される直流電源をオン、オフするスイッチング素子と、前記トランスの複数の2次巻線の各々に接続されたダイオードを含む整流ろ波回路と、から成る多出力コンバータに対して、前記スイッチング素子の導通幅制御回路と、前記スイッチング素子を流れる電流を検出し該検出値が一定レベルを超えた場合、前記導1111幅制御回路を制御してスイッチング素子の11ff1幅を抑制する第1の制御手段と、1111記1・ランスの複数の2次巻線の各々に流れる電流の検出値の何れかが一定レベルを超えたとき、前記導通幅制御回路を制御してスイッチング素子の導通幅を制御する第2の制御手段と、を具備して成る多出力コンバータの出力過電流抑制回路において、前記第2の制御-1段における2次巻線電流の検出用として、前記2次巻線の各々に接続された各ダイオードのjHH傍に配置された感熱抵抗体によって該ダイオードの温度トWを検出する手段を用いたことを特徴とする多出力コンバータの出力過電流抑制回路。

2、特許請求の範囲第1項記載の多出力コンバータの出力過電流抑制回路において、前記感熱抵抗体が、複数個のダイオードに対して共に1に配置されたことを特徴とする多出力コンバータの出力過電流抑制回路。

【発明の詳細な説明】

【産業上の利用分野】

本発明はスイッチング電源としての多出力コンバータに関するものであり、更に詳しくは、コンバータ負荷側の過電流に対する保護回路に関するものである。

【従来の技術】

第3図は多出力コンバータの出力過電流抑制回路の従来例を示す回路図である。同図において、1]’4.1的’一疏入力端子、2 Le tスイノーニング素子導通幅制御回路、3は1次側過電流比較回路N8、1’はトランジスタ、Qはスイッチング素子、1-)O. DI乙Jダイオード、O O. CIはゴーンデンリ、ROは電流検出用爪1K、R1、R2は負荷抵抗である。

第3図に示す：2ンバータはフライハック形コンバータであり、スイッチング素子Qがオンしている時にトランジング素子(’iがオフすると、ダイオード1’)O. I)1がオンし負、荷I?)]、R2に’1「力が供給される。スイッチング素子Qがオンの11. 1ICよー1ンデン4JCO。

C1より負荷P1、R2に電力が供給される。
出力電圧1. Iスイッチング素子-Qの導i1f1幅を制御することに11. v1安定化する。

過電流に対しこは、1次側j14電流比較回路3内に基

準レヘルルを設定しておき、この基準レヘルルと電流検出用1]’(九ROの両θ:i電圧とが常に比較される。過電流が発7-1. L、電流検出用抵抗ROの両端電圧が基準レヘルルを超えると、過電流比較回路3はスイッチング素子導通幅制御回路2に信号を発する。この信号により、スイッチング素子導通幅制御1r!1路2でシ1’スイッチング素子Oの41m幅を抑制する駆動信号を発出し、これにより過電流が抑制される。

このようC、二構成された過電流抑制方法では、例えば10負荷抵抗(にR2に流れる電流が小さい状態で、負荷抵抗R1に過電流が流れた場合、電流検出用抵抗1’?Oの両端電圧が過電流比較回路3内の基準レヘルルに達せず、その結果過電流が抑制されず、ダイオードF1)Oに長時間に亘り過電流が流れるという問題を有する。このため、ダイオードr)O. DIは定格電流に比べ非常に大きな電流耐量を有するものを使用せざるを得ず、2ンバータが人形化したり、コスト高になったりするという欠点を有する。

第4図51多出力コンバータの出力過電流抑制回路の他の従来例を示す回路図である。同図において、CTO, CTIは変流器である。1, I’。
2, 3, T, Q, DO, r)1, CO, CI, RO。R11?1t第3図におけるのと同じものを示している。

第4図に示す1次側過電流比較回路3、2次側過電流比較回路4は電流検出用1I(抗1?Oの両5ii電圧、変流器CT(1, CT+の2次電圧が、1次側過電流比較回路3、2次側過電流比較回路4内に基準レヘルルを超えた時、スイッチング素子導通幅制御回路2に勇j m幅を抑制するための信号を発する。

このような構成とすることにより、第3図で説明した欠点をなくすことができるが、変’/k’AN CTO. CTIを必要とする。変流器C’rO, CT1は体積が大きく、2ンバータを小形化できないという欠点があった。

【発明が解決しようとする問題点】

そこで本発明は、多出力コンバータにおいて、過電流に対する保護のためにコンバータの整流用ダイオードが定格より非常に大きな電流耐量を必要とするようになる点や、過電流検出のために体積の大きな変流器を必要とするようになる点を解決すべき問題点としている。従って本発明は、上述の点を解決することにより得られる小形で低コストな多用カニ2ンバータの出力過電流抑制回路を提供することを[1的とする。

【問題点を解くための手段および作用】上記目的を達成するため、本発明は、多出力コンバータの整流ダイオードにおける過電流を温度-1’.’:jfとして検出して、この検出信号によりスイッチング素子の導’>In幅を抑制するようにしており、ごのことを

最も主要な特徴とする。従って従来の技術と対比すると、整流ダイオードの過電流を温度-1-昇値として検出して、出力過電流抑制回路を構成した点で1 i t 来技術とは異なると云える。

【実施例】

第1図は本発明の一実施例を示す回路図である。同図において、1, 1' は直流入力端子、2 はスイッチング素子導) m幅制御回路、3 は1次側過電流比較回路、4 し 1 2 次側過電流比較回路、T ば 1 . ランス、Q はスイッチング素子、T) O, D I はダイオード、C (+, C I はコンデンサ、R O は電流検出用抵抗、R 1, r ? 2 は負荷抵抗、T H O, T 1 - () は感熱抵抗体である。

第1図に示す-1インバータはフライバック形-1インバータであり、動作は第3図に示すと同様である。負荷抵抗R 1, R 2 の電流が増加し、電流検出用抵抗R O の両・端電圧が、1次側過電流比較回路3内の基準し・\ルを超えると、1次側過電流比較回路3はスイッチング素子導通幅制御回路2に導通幅を抑制するための信号を発出する。この信号によりスイッチング素子導i m幅制御回路2ではスイッチング素Y Q の導通幅を用1制する駆動信号S 1 を発出し、これにより過電流が抑制される。

また、ダイオードf) O, D I のそれぞれのタ(面にイ・1けられた感熱1 1 (抗体' I" I I (1, ' T" 1 (1の両F I : 1. i 電圧は2次側過電1 d 口1、軸回1 # s 4 内の基? 1 東レヘルと比較され、ごの括i i !! レヘルを超えた場合、2次側過電流比較回路4よりスイッチング素子導j m幅制御回路2へ、導) m幅を抑制するための信号が発出されるが、t i I 荷1 氏抗1 ? I, !ン2にd する電流がJ !、に増加するような条(' I F でしょ、ダイオードI" 1 O, r) ■の温度上昇が低く、感熱抵抗体TT (O, T I - (+の両端電圧は2次側過電流比較回路4内の基準し・\ルより低いため、スイッチング素子導i m幅制御回路2へ、導通幅を抑制するための信号を発出しない。

これに対し、例えば負荷抵抗R 1 の電流のみ定格値を超え、大幅に増加する一方、負荷抵抗R 2 の電流は極めて少いとすると、過電流検出用抵抗R O の両端電圧が、1次側過電流比較回路3内の基準レヘルより低くなるため、1次側過電流比較回路3は過電流を抑制するための信号を発出しない。このような条件下では、ダイオードD O に過電流が流れ続けるため、温度上昇が大きくなる。この温度上昇は感熱抵抗体1' I (O により感知され、']" I I O の両端電圧が変化し、2次側過電流比較回路4内の基準レベルを超えるとスイッチング素子導通幅制御回路2に導通幅を抑制するための信号を発出する。

その結果、スイッチング素子Q の導通幅が抑制され、ダイオードI] O に流れる電流が小さくなる。

また、イ・1隨的にダイオードI] O に流れる電流も小さくなる。

第2図は本発明の他の実施例を示す回路図である。同図において、T I I ロダイオード1 = ' 1] 0. I') 1 の2ヶ所で接触させた感熱抵抗体である。動作は第1図に示した実施例と同様であるが、感熱抵抗体の数を減らすことができる。その結果、より小形化、低コスト化が達成できる。

【発明の効果】

以上説明したように、本発明によれば、整流ダイオードの温度1-+1を検出することに61、す、出力の過電流抑制回路を実現することができるので、高出力コンパータの小形化、低コスト化が図れるという利点がある。

【図面の簡単な説明】

第1図は本発明の一実施例を示す回路図、第2図は本発明の他の実施例を示す回路図、第3図および第4図はそれぞれ多出力コンパータの出力j 7 4 電流抑制回路の従来例を示す回路図、である。

20 符号の説明

1. 1' は直流電源端子、2 はスイッチング素子導j i r I 幅制御回路、3 は1次側過電流比較回路、4 は2次側過電流比較回路、1' はトランジスタ、Q はスイッチング素子、r) O, r) I はダイオード、CO 3 C 1 はコンデンサ、CT O, CT I は変流器、' F 1 (O, TH 1, " r H は感熱抵抗体、R O は電流検出用抵抗、R 1, R 2 は負荷抵抗

代理人 弁理士 並木 昭夫

代理人 弁理士 松崎 清

30 O

第1頁の続き

○発明者 沢 幡 哲 東洋社

@発明者 吉澤 金子 新路

@発明者 吉川 試料新月

(都千代田区大手町2丁目2番1号 新電元工業株式会

J

40

⑨日本国特許庁(JP)

⑩特許出願公開

⑪公開特許公報(A) 昭62-89477

⑫Int.Cl.⁴
H 02 M 3/28識別記号
厅内整理番号
7829-5H

⑬公開 昭和62年(1987)4月23日

審査請求 未請求 発明の数 1 (全4頁)

④発明の名称 多出力コンバータの出力過電流抑制回路

⑤特 願 昭60-226879

⑥出 願 昭60(1985)10月14日

⑦発明者 尾形 努 武蔵野市緑町3丁目9番11号 日本電信電話株式会社電子機構技術研究所内

⑧発明者 小屋敷 徹 武蔵野市緑町3丁目9番11号 日本電信電話株式会社電子機構技術研究所内

⑨発明者 市原 征治 東京都千代田区大手町2丁目2番1号 新電元工業株式会社内

⑩出願人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号

⑪出願人 新電元工業株式会社 東京都千代田区大手町2丁目2番1号

⑫出願人 サンケン電気株式会社 新座市北野3丁目6番3号

⑬代理人 弁理士 並木 昭夫 外1名

最終頁に続く

明細書

1. 発明の名称

多出力コンバータの出力過電流抑制回路

2. 特許請求の範囲

1) 複数の2次巻線を有するトランスと、該トランスの1次巻線に入力される直流電源をオン、オフするスイッチング素子と、前記トランスの複数の2次巻線の各々に接続されたダイオードを含む整流ろ過回路と、から成る多出力コンバータに対して、前記スイッチング素子の導通幅制御回路と、前記スイッチング素子を流れる電流を検出し該検出値が一定レベルを超えた場合、前記導通幅制御回路を制御してスイッチング素子の導通幅を抑制する第1の制御手段と、前記トランスの複数の2次巻線の各々に接れる電流の検出値の何れかが一定レベルを超えたとき、前記導通幅制御回路を制御してスイッチング素子の導通幅を制御する第2の制御手段と、を具備して成る多出力コンバータの出力過電流抑制回路において、

前記第2の制御手段における2次巻線電流の検

出用として、前記2次巻線の各々に接続された各ダイオードの近傍に配置された感熱抵抗体によって該ダイオードの温度上昇を検出する手段を用いたことを特徴とする多出力コンバータの出力過電流抑制回路。

2) 特許請求の範囲第1項記載の多出力コンバータの出力過電流抑制回路において、前記感熱抵抗体が、複数個のダイオードに対して共通に配置されたことを特徴とする多出力コンバータの出力過電流抑制回路。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はスイッチング電源としての多出力コンバータに関するものであり、更に詳しくは、コンバータ負荷側の過電流に対しコンバータを構成する内部部品を保護するための多出力コンバータの出力過電流抑制回路に関するものである。

(従来の技術)

第3図は多出力コンバータの出力過電流抑制回路の従来例を示す回路図である。同図において、

特開昭62-89477(2)

1, 1' は直流入力端子、2 はスイッチング素子導通幅制御回路、3 は1次側過電流比較回路、T はトランジスト、Q はスイッチング素子、D 0, D 1 はダイオード、C 0, C 1 はコンデンサ、R 0 は電流検出用抵抗、R 1, R 2 は負荷抵抗である。

第3図に示すコンバータはフライバック形コンバータであり、スイッチング素子Qがオンしている時にトランジストTにエネルギーを蓄え、スイッチング素子Qがオフすると、ダイオードD 0, D 1 がオンし負荷R 1, R 2 に電力が供給される。スイッチング素子Qがオンの時はコンデンサC 0, C 1より負荷R 1, R 2 に電力が供給される。

出力電圧はスイッチング素子Qの導通幅を制御することにより安定化する。

過電流に対しては、1次側過電流比較回路3内に基準レベルを設定しておき、この基準レベルと電流検出用抵抗R 0の両端電圧とが常に比較される。過電流が発生し、電流検出用抵抗R 0の両端電圧が基準レベルを超えると、過電流比較回路3はスイッチング素子導通幅制御回路2に信号を発

出する。この信号により、スイッチング素子導通幅制御回路2ではスイッチング素子Qの導通幅を抑制する駆動信号を発出し、これにより過電流が抑制される。

このように構成された過電流抑制方法では、例えば負荷抵抗R 2に接続される電流が小さい状態で、負荷抵抗R 1に過電流が発生した場合、電流検出用抵抗R 0の両端電圧が過電流比較回路3内の基準レベルに達せず、その結果過電流が抑制されず、ダイオードD 0に長時間に亘り過電流が流れるという問題を有する。

このため、ダイオードD 0, D 1は定格電流に比べ非常に大きな電流耐量を有するものを使用せざるを得ず、コンバータが大型化したり、コスト高になったりするという欠点を有する。

第4図は多出力コンバータの出力過電流抑制回路の他の従来例を示す回路図である。同図において、CT 0, CT 1は変流器である。1, 1', 2, 3, T, Q, D 0, D 1, C 0, C 1, R 0, R 1, R 2は第3図におけるのと同じものを示し

3

ている。

第4図に示す1次側過電流比較回路3、2次側過電流比較回路4は電流検出用抵抗R 0の両端電圧、変流器CT 0, CT 1の2次電圧が、1次側過電流比較回路3、2次側過電流比較回路4内の基準レベルを超えた時、スイッチング素子導通幅制御回路2に導通幅を抑制するための信号を発出する。

このような構成とすることにより、第3図で説明した欠点をなくすことができるが、変流器CT 0, CT 1を必要とする。変流器CT 0, CT 1は体積が大きく、コンバータを小形化できないという欠点があった。

〔発明が解決しようとする問題点〕

そこで本発明は、多出力コンバータにおいて、過電流に対する保護のためにコンバータの整流用ダイオードが定格より非常に大きな電流耐量を必要とするようになる点や、過電流検出のために体積の大きな変流器を必要とするようになる点を解決すべき問題点としている。従って本発明は、上

4

述の点を解決することにより得られる小形で低コストな多出力コンバータの出力過電流抑制回路を提供することを目的とする。

〔問題点を解決するための手段および作用〕

上記目的を達成するため、本発明は、多出力コンバータの整流ダイオードにおける過電流量を温度上昇として検出して、この検出信号によりスイッチング素子の導通幅を抑制するようにしており、このことを最も主要な特徴とする。従って従来の技術と対比すると、整流ダイオードの過電流を温度上昇値として検出して、出力過電流抑制回路を構成した点で従来技術とは異なると云える。

〔実施例〕

第1図は本発明の一実施例を示す回路図である。同図において、1, 1' は直流入力端子、2 はスイッチング素子導通幅制御回路、3 は1次側過電流比較回路、4 は2次側過電流比較回路、T はトランジスト、Q はスイッチング素子、D 0, D 1 はダイオード、C 0, C 1 はコンデンサ、R 0 は電流検出用抵抗、R 1, R 2 は負荷抵抗、TH 0, T

特開昭62-89477(3)

H 1 は感熱抵抗体である。

第1図に示すコンバータはフライバック形コンバータであり、動作は第3図に示したそれと同様である。

負荷抵抗 R 1, R 2 の電流が増加し、電流検出用抵抗 R 0 の両端電圧が、1次側過電流比較回路 3 内の基準レベルを超えると、1次側過電流比較回路 3 はスイッチング素子導通幅制御回路 2 に導通幅を抑制するための信号を発出する。この信号によりスイッチング素子 Q の導通幅を抑制する駆動信号を発出し、これにより過電流が抑制される。

また、ダイオード D 0, D 1 のそれぞれの外面に付けられた感熱抵抗体 T H 0, T H 1 の両端電圧は2次側過電流比較回路 4 内の基準レベルと比較され、この基準レベルを超えた場合、2次側過電流比較回路 4 よりスイッチング素子導通幅制御回路 2 へ、導通幅を抑制するための信号が発出されるが、負荷抵抗 R 1, R 2 に流れる電流が共に増加するような条件下では、ダイオード D 0, D

1 の温度上昇が低く、感熱抵抗体 T H 0, T H 1 の両端電圧は2次側過電流比較回路 4 内の基準レベルより低いため、スイッチング素子導通幅制御回路 2 へ、導通幅を抑制するための信号を発出しない。

これに対し、例えば負荷抵抗 R 1 の電流のみ定格値を超え、大幅に増加する一方、負荷抵抗 R 2 の電流は極めて少いとすると、過電流検出用抵抗 R 0 の両端電圧が、1次側過電流比較回路 3 内の基準レベルより低くなるため、1次側過電流比較回路 3 は過電流を抑制するための信号を発出しない。このような条件下では、ダイオード D 0 に過電流が流れ続けるため、温度上昇が大きくなる。この温度上昇は感熱抵抗体 T H 0 により感知され、T H 0 の両端電圧が変化し、2次側過電流比較回路 4 内の基準レベルを超えるとスイッチング素子導通幅制御回路 2 に導通幅を抑制するための信号を発出する。

その結果、スイッチング素子 Q の導通幅が抑制され、ダイオード D 0 に流れる電流が小さくなる。

7

8

また、付随的にダイオード D 1 に流れる電流も小さくなる。

第2図は本発明の他の実施例を示す回路図である。同図において、TH はダイオード D 0, D 1 の2ヶ所で接触させる感熱抵抗体である。動作は第1図に示した実施例と同様であるが、感熱抵抗体の数を減らすことができる。その結果、より小形化、低コスト化が達成できる。

【発明の効果】

以上説明したように、本発明によれば、整流ダイオードの温度上昇を検出することにより、出力の過電流抑制回路を実現することができるので、多出力コンバータの小形化、低コスト化が図れるという利点がある。

4. 図面の簡単な説明

第1図は本発明の一実施例を示す回路図、第2図は本発明の他の実施例を示す回路図、第3図および第4図はそれぞれ多出力コンバータの出力過電流抑制回路の従来例を示す回路図、である。

符号の説明

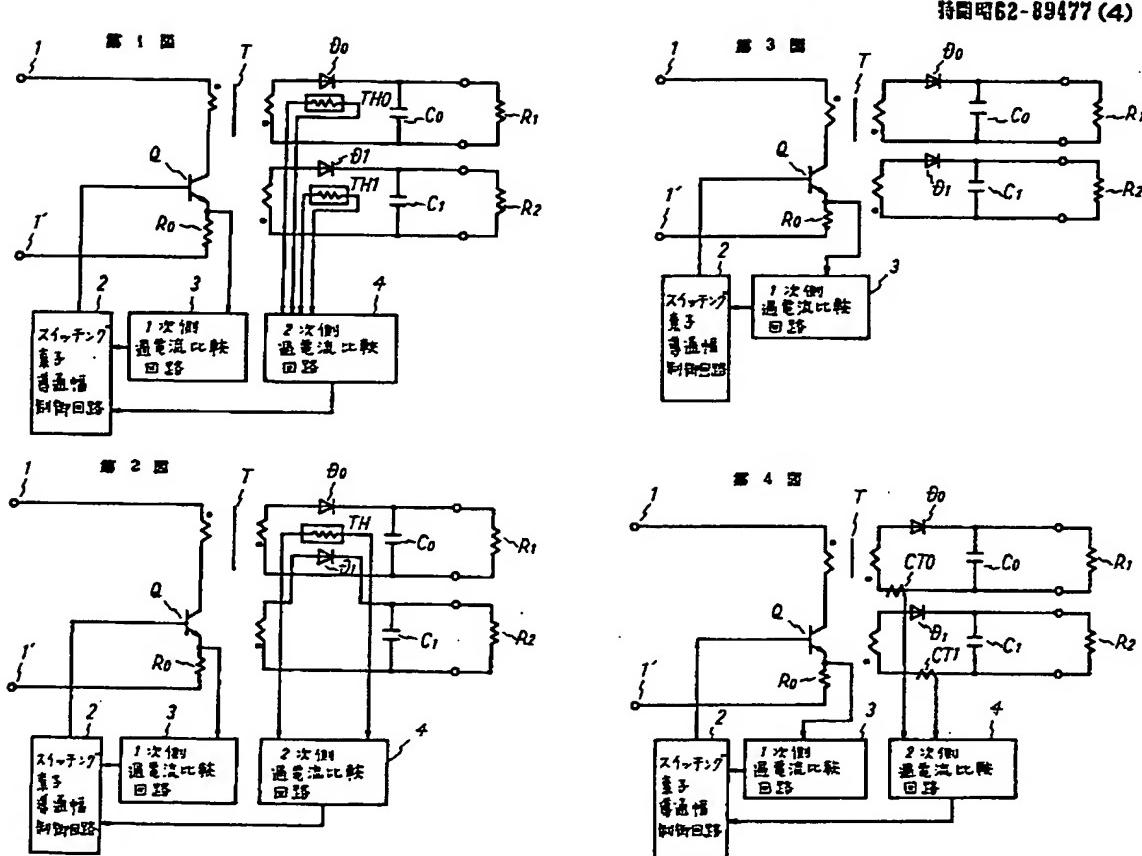
1, 1' は直流電源端子、2 はスイッチング素子導通幅制御回路、3 は1次側過電流比較回路、4 は2次側過電流比較回路、T はトランジスタ、Q はスイッチング素子、D 0, D 1 はダイオード、C 0, C 1 はコンデンサ、C ト 0, C ト 1 は変流器、T H 0, T H 1, TH は感熱抵抗体、R 0 は電流検出用抵抗、R 1, R 2 は負荷抵抗

代理人 弁理士 並木昭夫

代理人 弁理士 松崎清

9

10



第1頁の続き

②発明者 沢 幡 優 東京都千代田区大手町2丁目2番1号 新電元工業株式会社内
 ②発明者 吉 泽 金 平 新座市北野3丁目6番3号 サンケン電気株式会社内
 ②発明者 吉 川 武 利 新座市北野3丁目6番3号 サンケン電気株式会社内